

Modèle non linéaire de transistor HEMT pour la prédiction précise de l'IM₃ à bas niveau puissance et aux hautes fréquences

Julien Lhortolary¹, Christophe Chang¹, Tibault Reveyrand², Marc Camiade¹,
Michel Campovecchio², Juan Obregon²

¹U.M.S., RD 128, 91410 Orsay; ²XLIM CNRS, dept. C2S2, 123 Avenue Albert Thomas, 87060 Limoges Cedex

I. Introduction

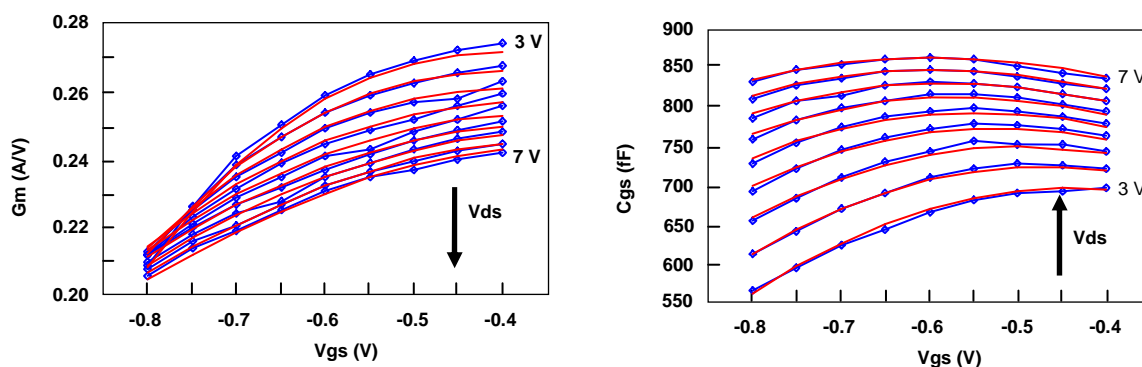
Aujourd'hui, la simulation prédictive précise de l'IM₃ dans les circuits actifs "quasi-linéaires" reste un problème ouvert. En effet, la modélisation non-linéaire des transistors permet aujourd'hui de simuler et de prédire correctement leur comportement fort signal, mais présente un manque de précision évident lors du calcul de l'IM₃ à très bas niveau et ce, d'autant plus que la fréquence de travail est élevée.

C'est ainsi que l'on peut mesurer des niveaux d'IM₃ à très faible puissance incidente qui s'éloigne de plus de 10 ou 20dB des simulations alors même que la simulation monoporteuse en fort signal saturé donne des résultats corrects. Nous proposons dans ce papier une modélisation non-linéaire de transistors HEMT permettant une simulation précise de l'IM₃ à très bas niveau dans les circuits quasi-linéaires micro ondes et millimétriques.

II. Méthode de modélisation de l'IM₃

La méthode de modélisation proposée est basée sur l'extraction fine des éléments non-linéaires différentiels intrinsèques du transistor : gm, gd, cgs et cgd, à partir de mesures IV pulsées et S pulsées autour d'un point de polarisation Idso (Vgso, Vdso) [1] [2] [3]. Un modèle petit signal est alors extrait sur une zone (Ids, Vgs, Vds) de tel sorte que (Vgs=Vgso+dvgo+dvgs and Vds=Vdso+dvdo+dvds) où dvgo, dvdo sont les tensions DC pulsées et dvgs, dvds sont les tensions RF pulsées superposées. Les extremums de tension (V_{Gsmin}, V_{GSmax}, V_{DSmin}, V_{DSmax}) sont choisis pour définir la zone de modélisation tandis que les valeurs minimums dvgo et dvdo définissent les pas de la grille de mesures. Les bornes de la zone d'extraction et le pas de mesure doivent être choisis précisément puisqu'ils ont un impact direct sur la précision du modèle dans la prédiction de l'IM₃. D'une part, la zone de modélisation doit être suffisamment grande pour tenir compte de la forme globale des non-linéarités et minimiser l'effets des erreurs de mesures systématiques. D'autre part, les pas de mesures (dvgo, dvdo) doivent être suffisamment petits pour permettre l'ajustement des formes « locales » des non-linéarités.

Par exemple, la figure suivante (figure 1) illustre la modélisation d'un transistor pHEMT AsGa de taille 8x75μm pour un point de polarisation de Vgso = -0.6V et Vdso = 5V. La zone de modélisation a été fixée dans ce cas à V_{DSmin-à-max} = 3 à 7V et V_{Gsmin-à-max} = -0.8 à -0.4V avec des pas de mesure dvgo et dvdo respectivement fixés à 0.05V et 0.5V. Tous les éléments non-linéaires différentiels du transistor (Gm, Gd, Cgs et Cgd) extraits dans cette zone de mesure ont alors été ajustés par des équations phénoménologiques spécifiques. Les résultats d'ajustements de chaque élément non linéaire différentiel sur toute la zone d'extraction en fonction des tensions de commande Vgs et Vds sont excellent.



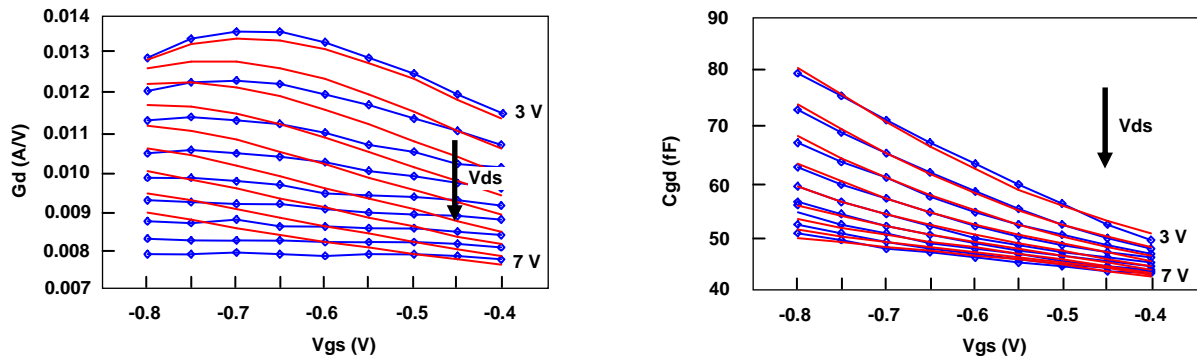


Figure 1. Mesures extraites (diamant bleu) et ajustement par équation (rouge) des éléments non-linéaires différentiels intrinsèques (G_m , G_d , C_{gs} , C_{gd}) en fonction de V_{gs} et V_{ds}

La transconductance $G_m(V_{gs}, V_{ds})$ et la conductance $G_d(V_{gs}, V_{ds})$ sont ensuite intégrées dans le but d'assurer une modélisation cohérente de la source de courant I_{ds} [4]. Les capacités $C_{gs}(V_{gs}, V_{ds})$ et $C_{gd}(V_{gs}, V_{ds})$ sont, quant à elles, simplement intégrées de façon à obtenir deux charges, respectivement $Q_{gs}(V_{gs}, V_{ds})$ et $Q_{gd}(V_{gs}, V_{ds})$. La conservation de charge dans le circuit est assurée en utilisant l'approche proposée par R. Follman [5]. Les trois non-linéarités $I_{ds}(V_{gs}, V_{ds})$, $Q_{gs}(V_{gs}, V_{ds})$ and $Q_{gd}(V_{gs}, V_{ds})$ forment alors la partie intrinsèque de ce nouveau modèle de HEMT. Un circuit R-C série est placé en parallèle sur la source de courant pour prendre en compte les effets de pièges au point de polarisation considéré.

III. Validation de la précision du modèle

Pour valider la précision de notre modèle pour de faibles niveaux de puissance, un banc de mesure load-pull 2-tons a été optimisé pour permettre la mesure précise d' IM_3 jusqu'à 80dBc de CI_3 . Le transistor précédemment modélisé a ensuite été caractérisé à une fréquence centrale de 10GHz pour deux signaux de même amplitude avec une fréquence différence de 10MHz. Le transistor a été mesuré pour différentes impédances de charge. La figure suivante, figure 2, montre la comparaison entre les niveaux de CI_3 mesurés et simulés pour trois impédances de charge différentes : $Z_1=(21.8+j15.6) \Omega$; $Z_2=(18-j10) \Omega$ and $Z_3=(41.8+j8) \Omega$.

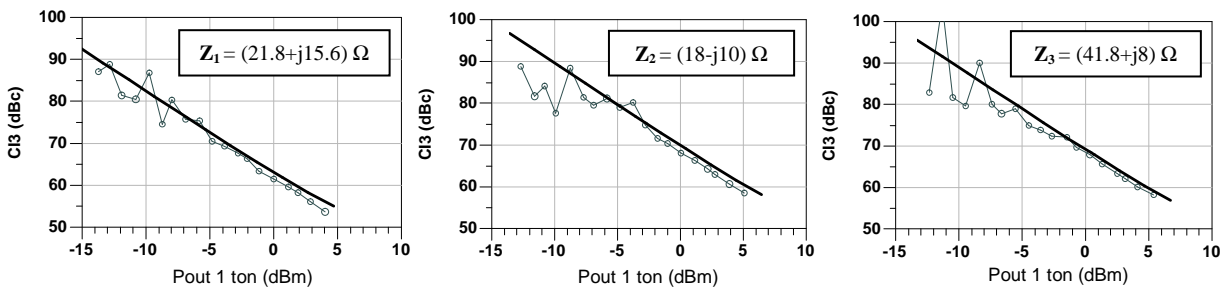


Figure 2. Mesures de CI_3 (rond+line) et simulation de CI_3 (line) en fonction de la puissance de sortie du transistor pour une raie et pour trois impédances de charge différentes.

La figure 2 montre une grande précision du CI_3 pour les trois impédances de charge. Les simulations et les mesures montrent que les niveaux de puissance de CI_3 sont quasiment indépendants des charges présentées en bande de base et à l'harmonique 2 à faible niveau de puissance.

IV. Extension de la méthode de modélisation

Les résultats précédents ont montré une très bonne prédiction de l'intermodulation d'ordre 3 à bas niveau de puissance en fonction de l'impédance de charge dans le cas d'un transistor. Afin d'entendre le domaine de validité de notre modèle de transistor et, par conséquent, de prédire précisément l'intermodulation d'ordre 3 pour des puissances de sortie plus importantes (proche de 1dB de compression) notre méthode de modélisation a été étendue à de plus larges plages de tension.

L'extension de notre méthode de modélisation pour de plus larges plages de puissance a été réalisée en vue de la conception d'un amplificateur de puissance en bande Ku délivrant une puissance de sortie de 1W à la saturation (en monoporteuse). Cet amplificateur est constitué de 3 étages et 4 transistors, deux transistors de taille $8 \times 75 \mu m$ (transistors modélisés) pilotant deux transistors de taille $8 \times 150 \mu m$ (mis à l'échelle). Les mesures de CI_3 de l'amplificateur de puissance réalisés sont donnés en figure 3 et comparés au CI_3 simulé en utilisant d'une part le modèle « standard » de la fonderie, d'autre part le modèle non linéaire développé dans ce travail.

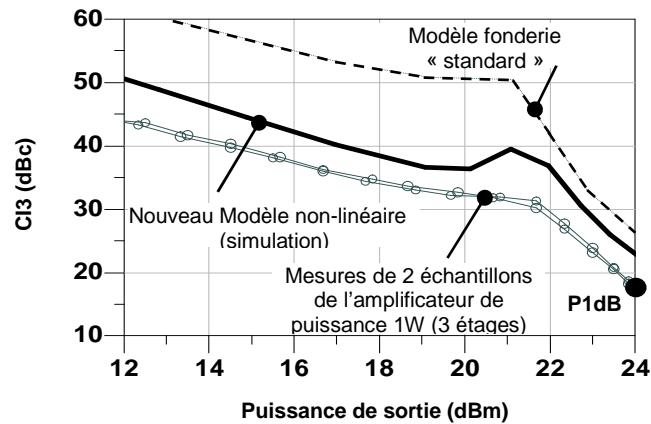


Figure. 3. Mesures de CI_3 de l'amplificateur de puissance 1W 3 étages (rond+ligne) et simulation de CI_3 (ligne pleine et discontinue) en fonction de la puissance de sortie pour une fréquence de travail de 14GHz.

Comme le montre la figure précédente, la simulation de cet amplificateur de puissance 3 étages à l'aide du nouveau modèle de transistor donne une prédiction précise des niveaux de CI_3 en fonction de la puissance de sortie : à 2dB près de précision par étage. Ceci permet de mettre en avant l'intérêt de notre méthode de modélisation pour la prédiction précise de l'intermodulation d'ordre 3 pour des niveaux de puissance pouvant aller jusqu'à un 1dB de compression. On peut aussi noter que les phénomènes de compensation de CI_3 sont aussi simulés avec une bonne précision.

À faibles et moyens niveaux de puissance, environ 15dB d'écart sont observés sur le CI_3 entre la prédiction du modèle fonderie « standard » et celle du nouveau modèle non-linéaire. Les prédictions de CI_3 tendent asymptotiquement vers des valeurs quasi-identiques à fort niveau de puissance avec les deux modèles.

V. Conclusion

Une méthode de modélisation de transistor HEMT permettant une prédiction précise de l'intermodulation à faible niveau de puissance et aux hautes fréquences est présentée. Elle est basée sur l'extraction des éléments non-linéaires différentiels intrinsèques du transistor à partir de mesures IV pulsées et S pulsées autour d'un point de polarisation. Cette méthode a été appliquée à des transistors pHEMT AsGa de différentes tailles, issus de différentes filières technologiques, puis validée par comparaison des résultats de CI_3 simulés et des résultats de CI_3 issus de mesures load-pull 2-tons pour différentes impédances de charge à 10GHz et pour une fréquence différence de 10MHz.

Dans un second temps, le modèle proposé pour de faibles niveaux de puissance a été étendu pour des puissances de sortie allant jusqu'aux environs de 1dB de compression. L'extension de notre technique de modélisation pour des puissances de sortie plus élevées a ensuite été validée par la comparaison entre les résultats de simulation et les résultats de mesures de CI_3 concernant un amplificateur de puissance 1W (3 étages) pour une fréquence de 14 GHz. Les résultats démontrent une très bonne prédiction du CI_3 sur une grande plage de puissance de sortie.

VI. Remerciements

Les auteurs tiennent à remercier C.Charbonniaud (AMCAD Engineering) et D.Barataud (Xlim) pour leur aide durant les phases de caractérisation de transistors. Ils remercient également J.C.Nallatamby (Xlim) et R.Quéré (Xlim) pour leurs commentaires avisés durant les investigations.

VII. Références

- [1] J.F Vidalou & Al, "Accurate nonlinear transistor modeling using pulsed S parameters measurements under pulsed bias conditions"; *IEEE Trans. on MTT*, Vol. 1, pp 95–98, Juin 1991
- [2] J-P.Teyssier, P.Bouysse; Z. Ouarch, and Al., "40-GHz/150-ns versatile pulsed measurement system for microwave transistor isothermal characterization"; *IEEE Transactions on MTT*, Vol. 46, Issue 12, pp 2043 – 2052, Dec. 1998.
- [3] J.Lhortolary, C.Chang, T.Reveyrand & Al, "A new nonlinear HEMT model allowing accurate simulation of very low IM3 levels for high-frequency highly linear amplifiers design" *International Microwave Symposium, Honolulu, Hawaii, Juin 2007*.
- [4] J. Wei, D. Bartle, A. Tkachenko « Novel Approach to a Consistent Large Signal and Small Signal modelling of Power HEMT », *Proceedings of APMC 2001, IEEE 2001*.
- [5] R. Follmann, D. Kother, A. Lauer and al. "Consistent Large Signal Implementation of capacitances driven by Two Steering Voltages for FET Modeling", *European Microwave Conference, Vol. 2, pp. 1149- 1152, Oct. 2005*.